

KARTA PRZEDMIOTU

Nazwa w języku polskim: **Podstawy architektury komputerów i maszyn cyfrowych 2**

Nazwa w języku angielskim: **Fundamentals of Computer and Digital Machine Architecture 2**

Karta przedmiotu ważna od roku akademickiego: **2022/2023**

Kierunek studiów: **Informatyka**

Poziom studiów: **Studia I stopnia**

Forma studiów: **Niestacjonarne**

Profil: **Praktyczny**

Specjalność: **Cyberbezpieczeństwo, Systemy i sieci komputerowe, Informatyka przemysłowa**

Język wykładowy: **Polski**

Jednostka prowadząca: **Wydział Nauk Społecznych i Technicznych**

Prowadzący: **dr Grzegorz Jastrzębski**

OBCIĄŻENIE STUDENTA

	Wykład	Ćwiczenia	Konwersatorium	Projekt	Laboratorium
Liczba godzin zajęć dydaktycznych organizowanych przez Uczelnię	10	10			
Liczba godzin całkowitego nakładu pracy studenta	25	50			
Forma zaliczenia	Zaliczenie z oceną	Zaliczenie z oceną			
Liczba punktów ECTS	1	2			

WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI

Wiedza i umiejętności z pierwszej części kursu „Podstawy architektury i maszyn cyfrowych”.

CELE PRZEDMIOTU

C1	Poznanie podstawowych pojęć dotyczących architektury i organizacji komputerów.
C2	Zrozumienie istoty ewolucji komputerów: CISC – RISC – VLIW.
C3	Nabycie elementarnej umiejętności programowania w prostym asemblerze.

PRZEDMIOTOWE EFEKTY UCZENIA – PEU

Z zakresu wiedzy:

PEU_W01	Student zna podstawowe pojęcia dotyczące architektury i organizacji komputerów.
----------------	---

PEU_W02	Student zna zasady translacji programów.
PEU_W03	Student zna kierunki rozwoju architektury i organizacji komputerów.
Z zakresu umiejętności:	
PEU_U01	Student potrafi tworzyć i analizować proste programy w języku Asemblera.
Z zakresu kompetencji społecznych:	
PEU_K01	Student wykazuje gotowość współpracy z grupą, występując w różnych rolach.

TREŚCI PROGRAMOWE		
Forma zajęć – wykład		Liczba godzin
W1	Wprowadzenie. Omówienie zasad zaliczenia zajęć. Model programowy procesora. Model von Neumanna. Cykl rozkazowy, potokowość.	2
W2	Adresowanie pamięci, adresowanie portów we/wy (<i>memory-mapped I/O</i>).	1
W3	Hierarchia pamięci – struktura i implementacja. Pamięć buforowa <i>cache</i> . Pamięć wirtualna, ochrona pamięci.	1
W4	Typy danych i formaty. Dane wielobajtowe (<i>endian</i>).	2
W5	Struktura słowa rozkazowego – związek z organizacją komputera.	2
W6	Prosty przykład architektury. Lista rozkazów. Język asemblera. Kodowanie rozkazów Zaliczenie i podsumowanie zajęć.	2
Razem		10

Forma zajęć – ćwiczenia		Liczba godzin
C1	Wprowadzenie. Omówienie zasad zaliczenia zajęć. Program asemblerujący (assembler dwuprzebiegowy); deasemblacja.	2
C2	Analiza prostych programów napisanych w assemblerze.	1
C3	Uruchamianie napisanego w assemblerze programu.	1
C4	Komputery równoległe, superkomputery. Wydajność.	2
C5	Koncepcja CISC, RISC i VLIW.	2
C6	Podsumowanie i zaliczenie zajęć.	2
Razem		10

STOSOWANE NARZĘDZIA DYDAKTYCZNE

1.	Wykład. Prezentacja treści z wykorzystaniem multimediiów.
2.	Rozwiązywanie zadań.
3.	Dyskusja.
4.	Praca własna – studiowanie aktualnej literatury przedmiotu, źródeł internetowych.

METODY I FORMY OCENY

OSIĄGNIĘCIA PRZEDMIOTOWYCH EFEKTÓW UCZENIA

Formy oceny (F lub P)*	Numer efektu uczenia (przedmiotowego)	Metody oceny osiągnięcia efektu uczenia
F ć	PEU_U01, PEU_K01	Ocena za aktywną realizację zadań.
P ć	PEU_U01, PEU_K01	Zaliczenie w formie pisemnej.
F w	PEU_W01, PEU_W02, PEU_W03, PEU_K01	Dyskusja w trakcie zajęć.
P w (z uwzględnieniem Pć)	PEU_W01, PEU_W02, PEU_W03, PEU_K01	Zaliczenie pisemne.

*F – ocena formująca (w trakcie semestru), P – ocena podsumowująca (na koniec semestru)

KRYTERIA OCENY

OSIĄGNIĘCIA PRZEDMIOTOWYCH EFEKTÓW UCZENIA

Nr PEU	Ocena dostateczna	Ocena dobra	Ocena bardzo dobra
PEU_W01	Zna atrybuty organizacji logicznej i architektury	oraz potrafi wskazać przykłady zależności architektury i organizacji logicznej	oraz potrafi wskazać przykłady wpływu organizacji i architektury na wydajność komputera.
PEU_W02	Zna model von Neumanna	oraz działanie bloków funkcjonalnych	oraz zależności czasowe pamięć-procesor.
PEU_W03	Zna podstawowe założenia koncepcji CISC i RISC	oraz zasady przetwarzania potokowego	oraz organizację procesorów wielordzeniowych i zasady organizacji superkomputerów.
PEU_U01	Potrafi zanalizować krótki program bez procedur i skoków warunkowych.	Potrafi zanalizować program zawierający skoki warunkowe i wywołania procedur.	Potrafi zanalizować program zawierający skoki warunkowe, procedury i dyrektywy asemblera.
PEU_K01	Student jest gotów pełnić rolę aktywnego członka grupy współpracowników.	Student dodatkowo potrafi pełnić rolę kierującego zespołem.	Student dodatkowo ma umiejętność organizowania zespołu.

LITERATURA PODSTAWOWA

Komorowski W., Krótki kurs architektury i organizacji komputerów, Mikom, 2004.
Biernat J., Architektura komputerów, Oficyna Wydawnicza Politechniki Wrocławskiej, 2002.

LITERATURA UZUPEŁNIAJĄCA

Stallings W., Organizacja i architektura systemu komputerowego, WNT, 2005.
Tanenbaum A., Strukturalna organizacja systemów komputerowych, Helion, 2006 (wyd. 5).
Komorowski W., Architektura komputerów. Model CISC. DWSPiT, 2010.

MACIERZ POWIĄZANIA

EFEKTÓW UCZENIA DLA PRZEDMIOTU:

PODSTAWY ARCHITEKTURY KOMPUTERÓW I MASZYN CYFROWYCH 2

Z EFEKTAMI UCZENIA NA KIERUNKU INFORMATYKA

Przedmiotowy efekt uczenia	Odniesienie przedmiotowego efektu do efektów uczenia zdefiniowanych dla kierunku studiów i specjalności	Cele przedmiotu	Treści programowe	Numer narzędzia dydaktycznego
PEU_W01	K_W03	C1, C2	W1-W6	1, 4
PEU_W02	K_W03	C3	W6, C4, C5	1, 2, 3, 4
PEU_W03	K_W03	C1, C2	W1-W6	1, 4
PEU_U01	K_U07, K_U04	C1, C3	C1, C2, C3	2, 3, 4
PEU_K01	K_K03	C3	C2-C3	2, 3